**Синтез синхронных цифровых автоматов с использованием ПЛИС**

ПЛИС, относящиеся к зарубежному классу FPGA-микросхем являются в общем случае набором логических вентилей, из которых строится более укрупненная блочная структура, которая включает в себя:

* логические блоки, состоящие из триггера, комбинационной схемы (LUT) и мультиплексора
* матрицы межсоединений
* портов ввода-вывода (GPIO)

Как и с любой другой цифровой схеме все сигналы распространяются параллельно друг другу во времени, хотя текст программы на языке HDL (VHDL, Verilog, SystemC и т.п.) идет последовательно строка за строкой, но все эти строки выполняются параллельно. Большинство задач предусматривают ожидание наступления определенного события и переход в т, либо иное состояние в зависимости от текущего состояния и ряда условий (сигналов). Для решения таких задач используют синхронные цифровые автоматы, являющиеся отдельным классом последовательностных схем. Известно 2 типа цифровых автоматов – автомат Милли и автомат Мура

TODO: Возможно необходимо расписать про автоматы Милли и Мура

В этой работе для синтеза цифрового автомата будет использоваться описание язык описания цифровых схем Verilog [1-3] Существует несколько подходов для описание цифровых

**Список использованных источников**

1. Verilog
2. Verilog
3. Verilog